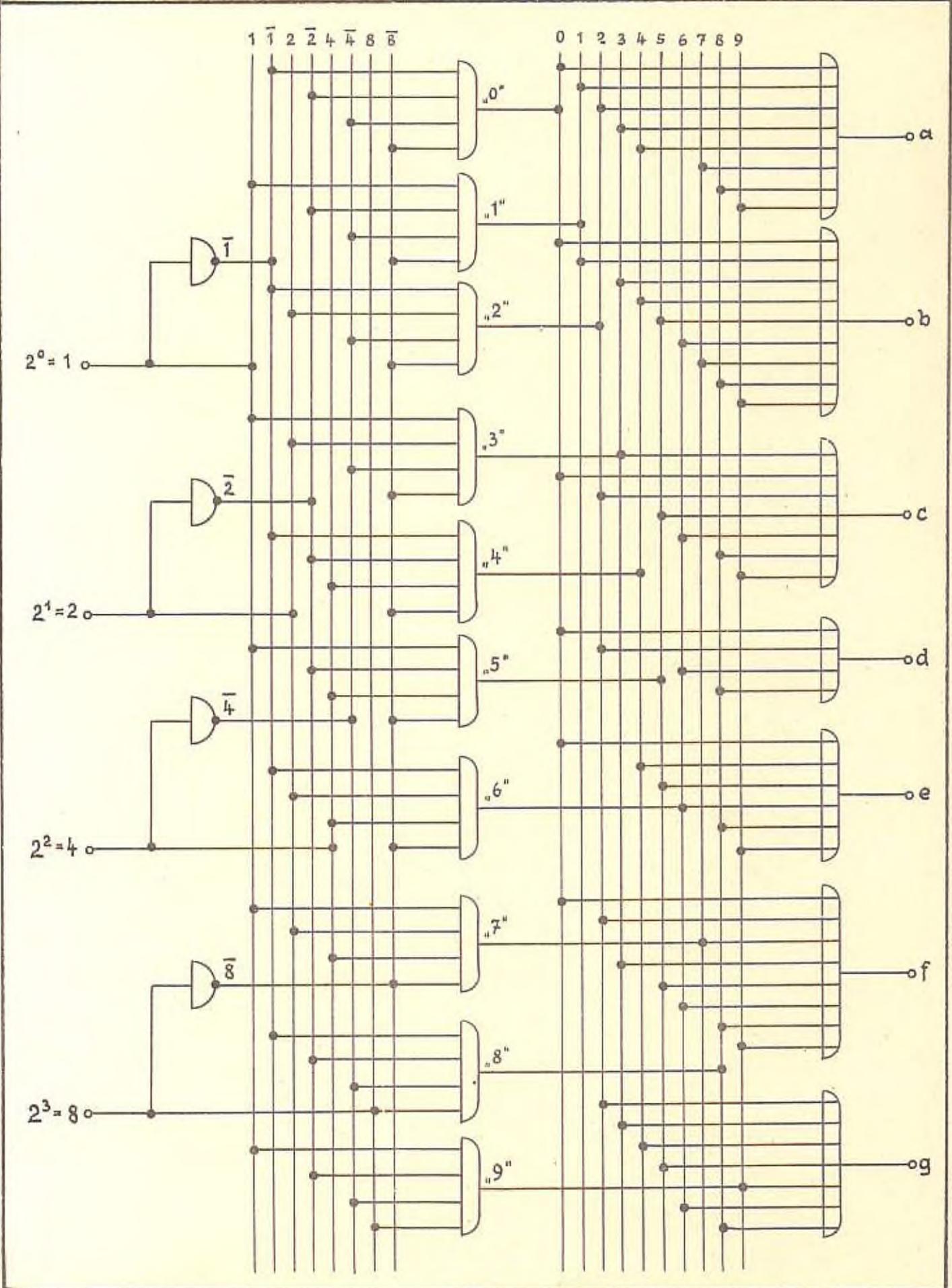
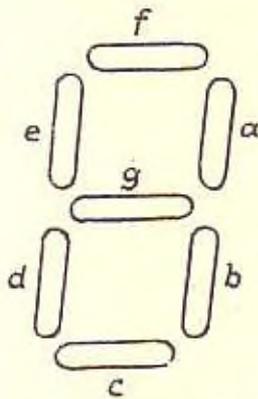


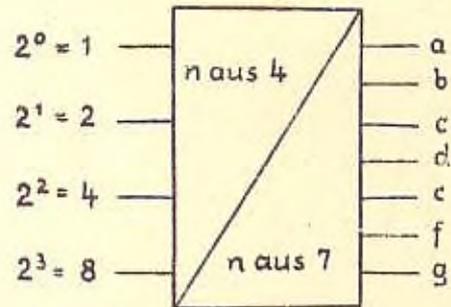
Siebensegment-Decodierung



Siebensegment-Decodierung



Siebensegment-Zifferanzeige



Siebensegment-Decodierung

Ziffer \ Segment	0	1	2	3	4	5	6	7	8	9
a	L	L	L	L	L	0	0	L	L	L
b	L	L	0	L	L	L	L	L	L	L
c	L	0	L	L	0	L	L	0	L	L
d	L	0	L	0	0	0	L	0	L	0
e	L	0	0	0	L	L	L	0	L	L
f	L	0	L	L	0	L	L	L	L	L
g	0	0	L	L	L	L	L	0	L	L

Wahrheitstabelle für Siebensegment-Zifferanzeige

## Bistabile Kippstufen

Bistabile Kippstufen sind digitale Schaltungen mit Speicherverhalten.

Die Ausgangssignale von Bistabilen Kippstufen können zwischen den beiden Signalzuständen Signal L und Signal O hin und her kippen.

Daher haben sie auch den Namen Flipflop, abgekürzt FF.

(Flipflop, to flip, engl., schnippen, knipsen; to flop, engl., plumpsen)

Bistabile Kippstufen gibt es in vielfältigen Variationen; sie sind jedoch noch nicht vollständig in Normen erfaßt.

Daher sollen in dieser Zusammenstellung ihre binären Schaltfunktionen betrachtet werden; ferner wird die technische Entwicklung aufgezeigt und eine Zusammenstellung der heute am häufigsten verwendeten Typen gegeben.

Speicherschaltungen mit Magnetkernen werden hier nicht behandelt.

In der Digitaltechnik unterscheiden wir Schaltungen ohne und mit speichernden Eigenschaften.

Statische Logische Schaltungen haben grundsätzlich keine speichernden Eigenschaften. Sie können keine Vergangenheitswerte aufbewahren. Vergangenheitswerte haben also hier keinen Einfluß; nur die augenblicklich anliegenden Eingangsgrößen bestimmen die sich ergebenden Ausgangsgrößen.

Statische Logische Schaltungen nennt man Logikschaltungen oder Schaltnetze. (Anwendung: z.B. Fahrstuhl ohne Speicher für weitere Befehle)

Der Zustand der Ausgangsgrößen ist bei Logikschaltungen (also ohne Verwendung von Speicher- und Zeitgliedern) zu jedem Zeitpunkt eindeutig bestimmt durch die zum gleichen Zeitpunkt anliegenden Eingangsgrößen (unter Berücksichtigung der Laufzeit innerhalb dieser Schaltung).

Oft sind jedoch Vergangenheitswerte wichtig; man muß sie dann speichern.

Durch das Einfügen von Speichern und Zeitgliedern in Logikschaltungen mit statischen Logischen Schaltungen erhält man Schaltwerke.

Der Zustand der Ausgangsgrößen im betrachteten Zeitpunkt hängt vom Zustand der Eingangsgrößen und dem Zustand der Speicher in diesem Zeitpunkt ab.

Schaltwerke nennt man auch sequentielle Logikschaltungen (sequentiell = in zeitlich aufeinander folgenden Schritten).

Für die Speicherung digitaler Signale und zwar hier speziell binärer (Signal O, Signal L) in der Elektronik gibt es viele Gründe.

- o Die verarbeiteten Signale sind meistens von so kurzer Dauer, daß sie vom Menschen nicht gelesen oder von Druckwerken nicht verarbeitet werden können; nach Speicherung bleiben sie beliebig lange erhalten.
- o Oft treffen sie hintereinander zu verschiedenen Zeitpunkten ein (Fernschreiber); um sie auswerten zu können, müssen sie erst gesammelt (gespeichert) werden.

Durch Einführung der Digitaltechnik ist man gegenüber der Analogtechnik in gewissen Grenzen gegenüber Schwankungen der Versor-

gungs- und Signalspannungen unabhängig geworden. Dagegen können jetzt durch die endlichen Schaltzeiten und die Laufzeiten zwischen ihnen Zeitprobleme auftreten.

Das kann dazu führen, daß beim Wechsel der an den Eingängen des Netzwerkes anliegenden Signale die einzelnen Gatter der Schaltung mit unterschiedlichen Laufzeiten durchlaufen werden; das kann kurzzeitig zu falschen Ausgangssignalen führen.

Diese Gefahr kann man vermeiden, indem man in die Zweige mit kürzerer Laufzeit zusätzliche Glieder zur Laufzeitverzögerung einbaut. Dies können übliche Logische Schaltungen (ohne Schaltfunktion, nur zur Erhöhung der Laufzeit) oder besondere Verzögerungsglieder sein; man erhält so konstante Laufzeiten.

- o Das Problem der unterschiedlichen Laufzeiten kann man jedoch auch anders lösen:

Die einzelnen Signale, die mit unterschiedlicher Geschwindigkeit durch das Netzwerk laufen können, werden gespeichert. Erst nach Eintreffen der letzten Information wird ausgewertet.

Es kann jedoch auch erforderlich sein, mit Verzögerungsgliedern bewußt eine verzögerte Weitergabe eines Signals zu erreichen, um z.B. das Zeitverhalten eines Relais (Anzugs- bzw. Abfallverzögerung) zu simulieren. Verzögerungsglieder können für einen Signalwechsel von Signal 0 auf 1, von Signal 1 auf 0 oder für beide mit gleichen oder unterschiedlichen Verzögerungszeiten wirksam sein. Verzögerungsfunktionen werden u.a. von Monostabilen Kippschaltungen erfüllt.

Auf Verzögerungsglieder wird hier nicht eingegangen.

- o Selbst bei nicht sehr umfangreichen Verarbeitungsproblemen ist es oft wirtschaftlicher, diese nicht in einem Schritt durch statische Logische Schaltungen auszuführen, sondern sie in eine Anzahl von Einzelschritten aufzulösen und diese zeitlich hintereinander im gleichen Netzwerk ablaufen zu lassen.

Wir kommen dann mit einfacheren Schaltungen aus, benötigen jedoch Speicher, um die einzelnen Zwischenergebnisse bis zu ihrer Weiterverarbeitung aufbewahren zu können.

Speicher sind Bausteine, deren jeweilige Ausgangsgröße eine Funktion einer früher eingegebenen (eingeschriebenen) Eingangsgröße ist; das Speicherglied wird auf einen bestimmten Wert eingestellt. Dieser bleibt erhalten, bis eine neue (andere) Eingangsgröße eingegeben wird.

Die Ausgangsgröße kann direkt (statisch) oder indirekt (dynamisch), ferner beliebig häufig (zerstörungsfrei) oder nur einmal (durch Abfrage, die mit Löschen der Information verbunden ist) erfolgen.

Das Leistungsvermögen eines datenverarbeitenden Systems wird durch die beiden Parameter (unbestimmte Konstante einer Funktion):

Speicherkapazität und Zugriffszeit entscheidend beeinflusst.

Die Speicherkapazität (in bit) ist das Fassungsvermögen eines Speichers für binäre Signale.

Die Zugriffszeit ist die Zeitspanne zwischen dem Aufruf einer Speicherzelle und dem Ende des Lese- bzw. des Schreibvorganges.

Bistabile Kippstufen können statische Steuereingänge (Vorbereitungseingänge), dynamische Takteingänge, Setz- und Rücksetzeingänge (Preset und Clear bzw. Set und Reset) enthalten; ferner besitzen sie einen oder zwei Signalausgänge.

(to preset, engl., festsetzen)

(to clear, engl., klären, aufhellen, säubern)

(to set, engl., setzen)

(to reset, engl., zurücksetzen)

Der dynamische Takteingang wird häufig mit  $C_p$  bezeichnet.

(clock pulse, engl., Uhrimpuls, zentraler Taktgenerator)

Der dynamische Takteingang ist ein Auslöseeingang.

Bistabile Kippstufen besitzen eine große Anzahl von Varianten. Sie werden im allgemeinen nach ihren Eingängen, die ihre Funktion bestimmen, bezeichnet.

Schaltzeichen und Symbole für digitale Informationsverarbeitung sind in DIN 40 700. Blatt 14 festgelegt.

Oft werden Kippstufen durch ihre Schaltzeichen jedoch nicht eindeutig definiert. Man muß dann ihre Funktion durch eine Wahrheitstabelle bestimmen.

Es ergeben sich dann einfache Grundzeichen mit zulässigen Erweiterungen durch Unterteilung oder zusätzliche Symbole und Funktionstabellen, die die Schaltfunktionen wiedergeben, also zeigen, wie die Ausgänge eines solchen Verknüpfungselementes auf die verschiedenen Eingangskombinationen reagieren.

Die Darstellung der zeitlichen Folge der Schaltvorgänge bei getakten Flipflops erhält man durch Trennen der Wahrheitstabelle in zwei Zeitbereiche, die den Zustand  $Q$  am Ausgang zum Zeitpunkt  $n$  und danach nach Eintreffen des auslösenden Taktes zum Zeitpunkt  $n+1$  kennzeichnen.

Der Takteingang erscheint in der Funktionstabelle nicht, da er nur die Schaltfunktion auslöst, selbst aber keine funktionsbestimmende Bedingungen hat.

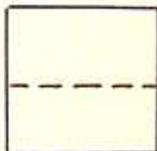
In ihrer technologischen Ausführung können Kippschaltungen mit Röhren, Transistoren, Relais oder auch anderen als Schalter arbeitenden Bauelementen aufgebaut sein. Dies ist aus der symbolischen Darstellung nicht zu erkennen, da diese nur die Funktion der Schaltung kennzeichnet.

Nach DIN 40 700, Blatt 14, Schaltzeichen, Digitale Informationsverarbeitung, gilt:

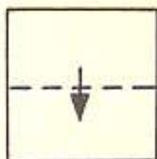
Kippschaltung mit Speicherverhalten (Flipflop)

Grundformen

Beliebiges Seitenverhältnis zulässig.



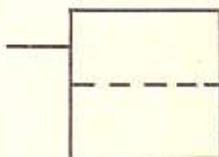
bistabil



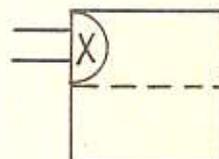
monostabil  
(wird hier nicht behandelt)

Der Pfeil zeigt das Feld, dessen Ausgang in der stabilen Lage den Zustand 1 (Signal L) hat.

Darstellung von Eingängen und Eingangsschaltungen, die einem der beiden Felder zugeordnet sind.

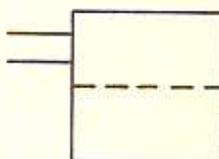


Einzelner Eingang



Verknüpfte Eingänge

Verknüpfungen beliebiger Art können in das Schaltzeichen einbezogen werden.



Sonderfall:  
disjunktiv verknüpfte Eingänge

Mehrere dem gleichen Feld zugeordnete Eingänge oder Eingangsschaltungen sind disjunktiv verknüpft, sofern nicht anders gekennzeichnet.

Kennzeichnung dynamischer Eingänge



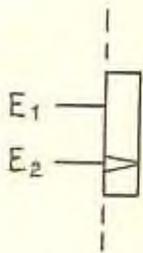
Wirkung bei Übergang von 0 auf 1

Die Wirkung ist so, als ob beim Übergang des Eingangssignals von 0 auf 1 ein 1-Impuls angelegt wird.



Wirkung beim Übergang von 1 auf 0

Die Wirkung ist so, als ob beim Übergang des Eingangssignals von 1 auf 0 ein 1-Impuls angelegt wird.



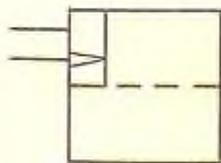
Eingangsschaltung mit Vorbereitung

Die Schaltung liefert einen 1-Impuls beim Übergang des Signals an  $E_2$  von 0 auf 1, wenn vorher am Eingang  $E_1$  ein 1-Signal gelegen hat oder noch liegt.

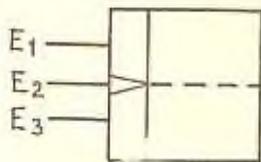
$E_1$ : vorbereitender Eingang

$E_2$ : auslösender Eingang

Für den auslösenden Eingang kann sinngemäß der andere dynamische Eingang (Wirkung bei Übergang von 1 auf 0) angewandt werden.

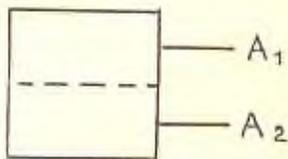


Einzelne Eingangsschaltung mit Vorbereitung



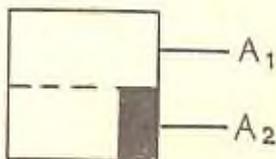
Je eine Eingangsschaltung für jedes Feld mit einem gemeinsamen auslösenden Eingang  $E_2$

Darstellung der Ausgänge



Einzelner Ausgang je Feld (entsprechend auch zwei Ausgänge je Feld)

Zustand 1 am Eingang des Feldes verursacht Zustand 1 am Ausgang (an den Ausgängen) des gleichen Feldes und Zustand 0 am Ausgang (an den Ausgängen) des anderen Feldes. Ausgänge des gleichen Feldes haben gleichen digitalen Zustand.



Kennzeichnung einer Grundstellung

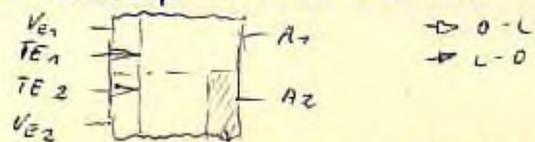
Der gekennzeichnete Ausgang hat in einer besonders zu definierenden Grundstellung den Zustand 1.

Arbeitsweise:

2 stabile Ruhelagen, & mit 2 Impulsen angesteuert  
Kopplungspunkt: schnelle & f. nimmt es wieder die urspr. Ruhel. ein

Zeich. symb. Koppel.

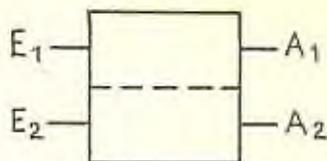
besch. arbeitw. u. anwendg.!



$V_E$  = Vorbereitungseingang vorgeschriebene Ruhelage

$T_E$  = Takteingang

Anw.: Speicher b. L und 0  
mehrere Koppel. als Frequenzteiler, Speicher,  
Zähler, Schieberegister



Bistabile Kippstufe mit je einem statischen Eingang und einem Ausgang in jedem Feld.

Die Einteilung von bistabilen Kippstufen kann auf mehrere Arten erfolgen. So z.B. nach DIN 40 700, Blatt 14:

- o Flipflops ohne Zwischenspeicher und ohne dynamischem Eingang (Speicherflipflops, statische Flipflops)
- o Flipflops mit dynamischem Eingang ohne Zwischenspeicherung (auch Auffangflipflops genannt)
- o Flipflops mit dynamischem Eingang und Zwischenspeicherung (auch Zähl- oder Zweispeicher-Flipflops genannt)

Sequentielle Logikschaltungen mit mehr als einem FF können als asynchrone oder als synchrone Logikschaltungen aufgebaut werden.

Bei asynchronen (asynchron, zeitlich gegeneinander versetzt) Schaltungen wird durch den Eingangsimpuls meistens nur ein FF getaktet; dieses steuert dann ein (oder mehrere) andere FFs und so weiter. Die sich dadurch ergebende zeitliche Versetzung beträgt ein ganzzahliges Vielfaches der Laufzeit des Taktimpulses durch ein FF; sie wird um so größer, je mehr FFs sich zeitlich hintereinander schalten.

Bei synchronen (synchron, gleichzeitig) Kippschaltungen kippen alle Kippstufen gleichzeitig. Sämtliche FFs werden an ihren statischen Vorbereitungseingängen vorbereitend angesteuert. Der Takt wird allen FFs parallel an ihren dynamischen Eingängen zugeführt. Beim Eintreffen des Taktes kippen alle FFs gleichzeitig (synchron) entsprechend ihrer Voreinstellung.

#### Entstehung einer Bistabilen Kippstufe

Der Aufbau einer Bistabilen Kippstufe in der anfangs üblichen diskreten Bauweise (aus einzelnen Bauelementen) soll gezeigt werden.

Dabei könnten grundsätzlich als "Schalter" z.B. Röhren, Relais oder Transistoren verwendet werden.

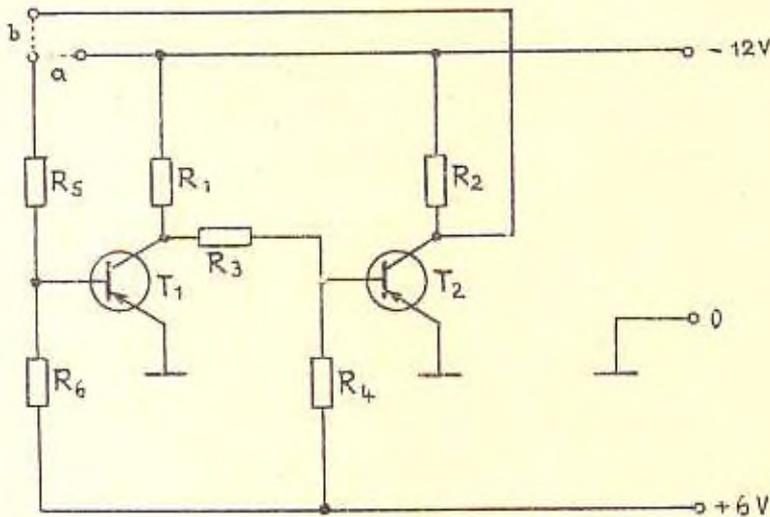
FFs, die mit Röhren aufgebaut sind, erfordern jedoch einen zu hohen Aufwand an Raum und an Heizleistung. Hierzu kommen weitere Nachteile wie hohe Betriebsspannungen, Fehlen der sofortigen Betriebsbereitschaft, ständige Alterung (Katode) usw.

Schaltungen mit Relais haben eine viel zu geringe Schaltgeschwindigkeit.

Daher werden hier nur Kippschaltungen, die mit Halbleiterbauelementen aufgebaut sind, betrachtet.

Gemäß der technischen Entwicklung beginnen wir mit einer Bistabilen Kippstufe, die mit PNP-Transistoren arbeitet.

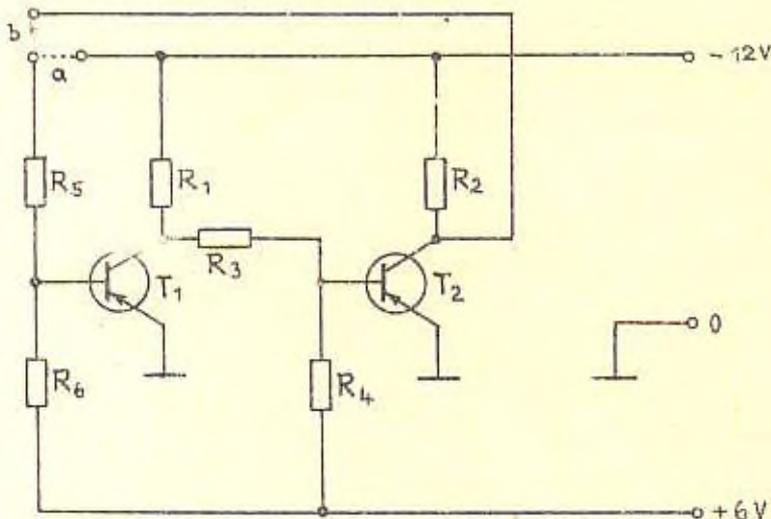
Später gebaute Schaltungen mit NPN-Transistoren funktionieren (unter Berücksichtigung der Potentiale und Polarität der angelegten Spannungen) entsprechend.



Brücke bei "a"

Zweistufiger Verstärker mit galvanischer Kopplung in Emitterschaltung. Eingang an Basis von  $T_1$ , Ausgang am Kollektor von  $T_2$ .

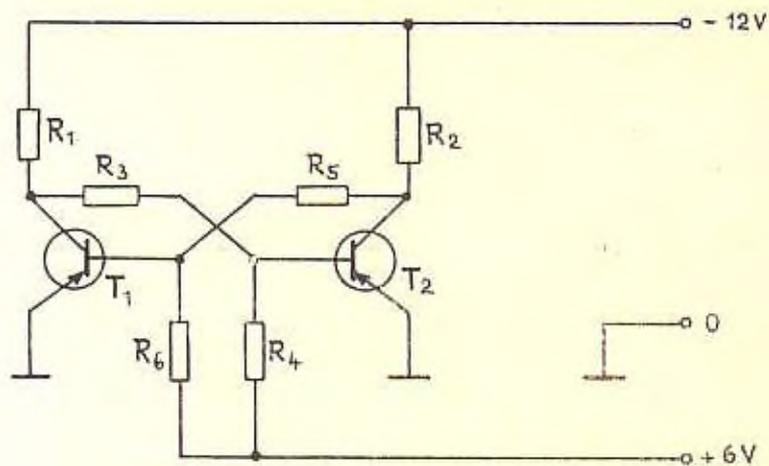
Die Phasendrehung beträgt je Stufe  $180^\circ$ , die Phasendrehung der gesamten Schaltung somit 2 mal  $180^\circ = 360^\circ$ . Damit ist die Phasenlage des Ausgangssignals gleich der des Eingangssignals.



Brücke bei "b"

Durch Einfügen der Mittkopplung wird die Schaltung instabil. Der Arbeitspunkt des einen Transistors läuft in den oberen, der des anderen in den unteren Kennlinienknick; das bedeutet, der eine Transistor wird voll leitend, der andere praktisch gesperrt.

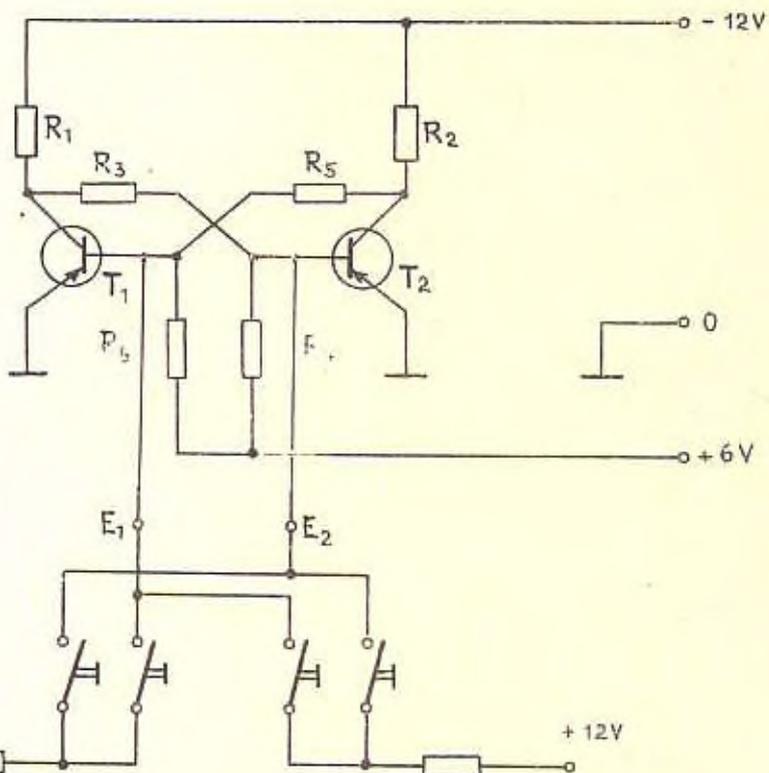
Welcher der beiden Transistoren beim Einschalten leitend und welcher gesperrt gesteuert wird, ist von Zufälligkeiten (Unterschiede in den Werten der verwendeten Bauelemente) abhängig.



Die vorige Schaltung  
umgezeichnet.

Man erkennt nun besser  
den symmetrischen Aufbau.

Die Schaltung besitzt  
jedoch noch keine Steuer-  
eingänge.



Bistabile Kippstufe mit  
Tasten zur statischen  
Ansteuerung.

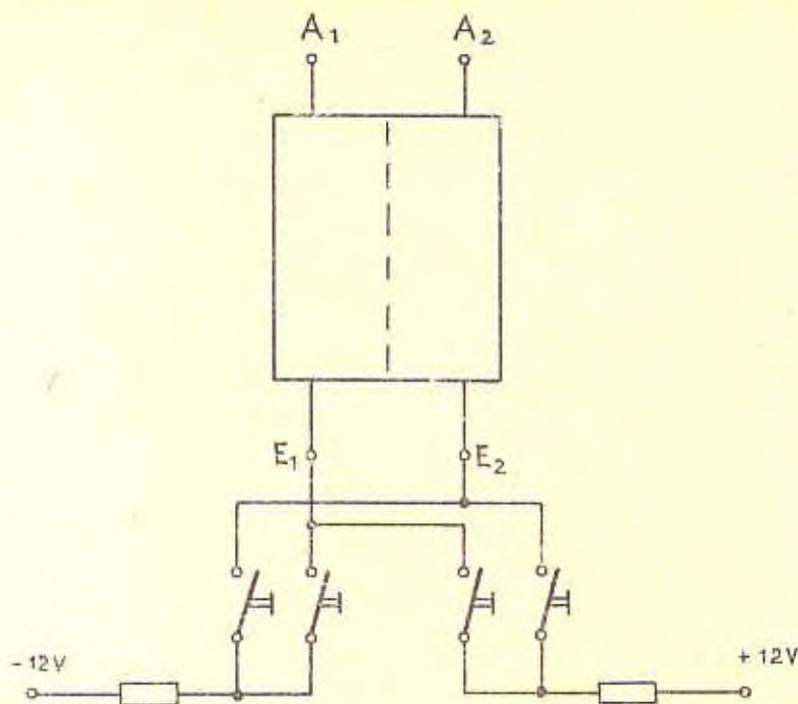
Will man den Schaltzustand  
ändern, muß man durch  
Drücken der entsprechenden  
Taste entweder dem ge-  
sperrten Transistor kurz-  
zeitig negative oder dem  
leitenden Transistor  
positive Basisspannung  
zuföhren.

(Bei Verwendung von NPN-  
Transistoren umgekehrte  
Polaritäten)

Wird nach dem Umschalten  
die gleiche Taste noch-  
mals gedrückt, so ändert  
sich nichts am Schaltzu-  
stand (wie bei Telegra-  
fenrelais).

Durch Messen der Spannung  
 $U_{CE}$  können wir feststellen,  
welcher der beiden Tran-

sistoren leitend, und welcher gesperrt ist. Wir werden annähernd null Volt  
bzw. die volle angelegte Betriebsspannung messen. Durch diese beiden Werte  
können die beiden Signalzustände (Signal 0 und Signal L) gekennzeichnet  
werden.

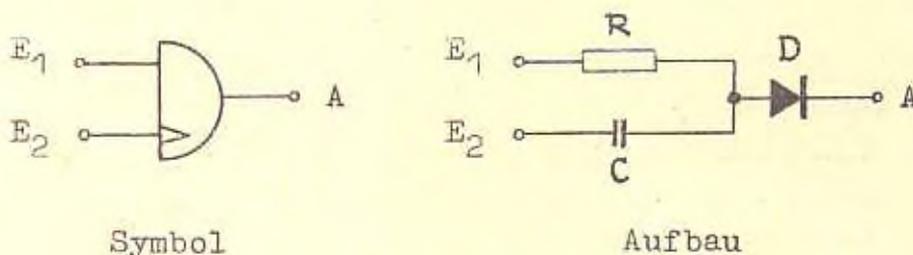


Statische Ansteuerung  
durch Tasten

Symbolische Darstellung

Zur dynamischen Ansteuerung (Ansteuerung mit Impulsen) müssen wir eine besondere Schaltungskombination, das dynamische UND-Gatter vor die Eingänge des FF's legen.

Das dynamische UND-Gatter



Symbol

Aufbau

Funktion der Bauelemente: R ... vorbereitend  
C ... auslösend  
D ... entkoppelnd

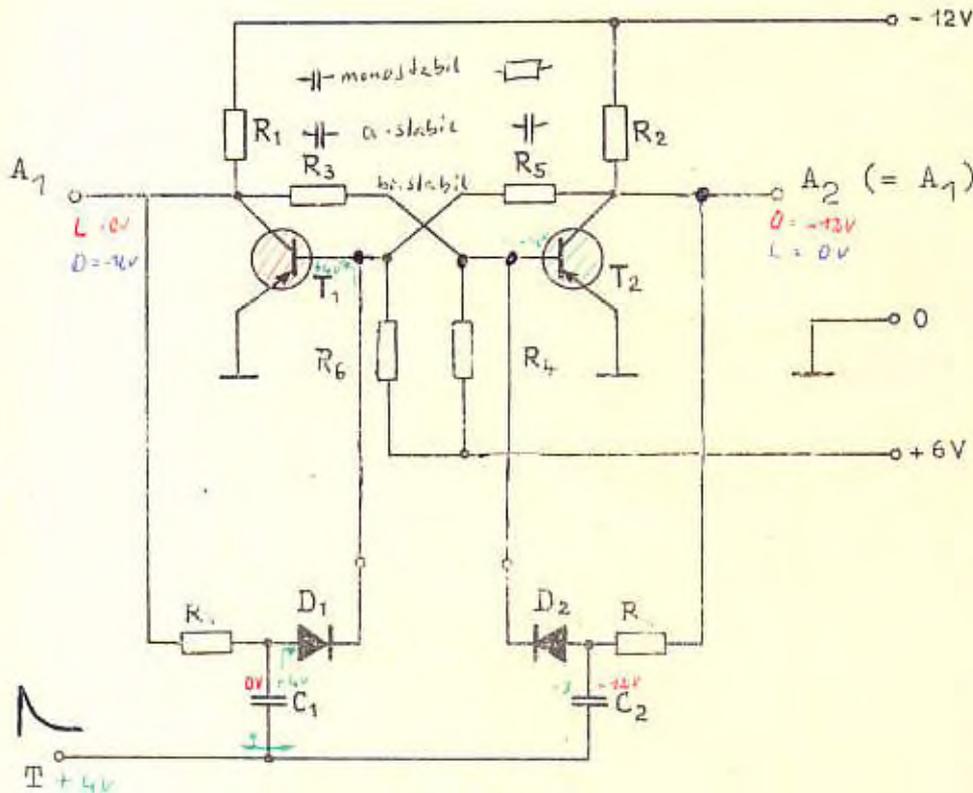
$E_1$  = statischer Vorbereitungseingang

$E_2$  = dynamischer Auslöseeingang

Am Vorbereitungseingang  $E_1$  muß Signal L anliegen, damit ein am Eingang  $E_2$  angelegter Impuls durch das Gatter zum Ausgang A gelangen kann.

Bei der hier gewählten Signalbedeutung: - 12 V = Signal 0  
0 V = Signal L gilt:

Ist die Diode nicht negativ vorgespannt (- Signal L), so kann ein positiver Impuls an  $E_2$  das Gatter nach A durchlaufen. Legt man jedoch an den statischen Vorbereitungseingang  $E_1$  - 12 V (= Signal 0), so ist die Diode in Sperrrichtung vorgespannt (Katode positiver als die Anode). Impulse bis zur Höhe der Vorspannung (+ Schwellwertspannung der Diode) werden gesperrt.



Bistabile Kippstufe mit dynamischer Ansteuerung

Beide Eingänge des FF werden über ein dynamisches UND-Gatter angesteuert.

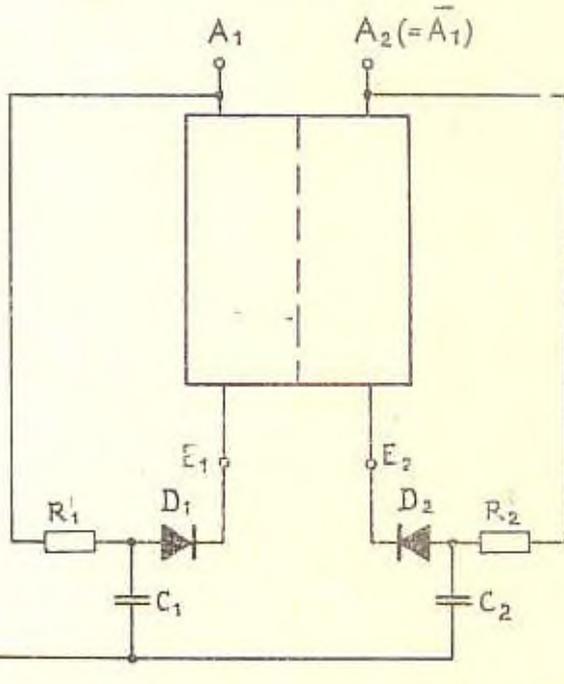
Durch die Rückführung von  $A_1$  und  $A_2$  wird ein Gatter gesperrt, das andere freigegeben.

Durch einen positiven Impuls wird der leitende Transistor gesperrt.

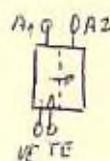
Das FF kippt. Dadurch wird die Vorspannung und somit auch die

Funktion der beiden Gatter am Eingang vertauscht. Der nächste positive Impuls steuert den anderen Transistor, der nun leitend ist, gesperrt. Das FF kippt zurück usf.

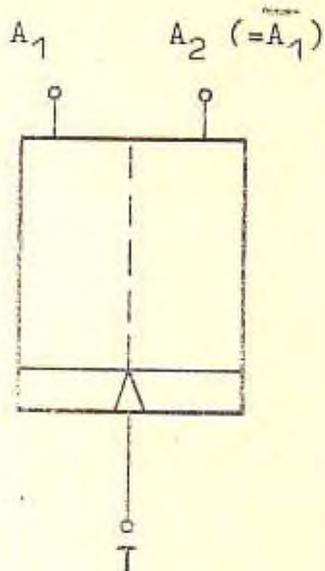
*A-Instabile Kippstufe: Komplexe Schaltung: frei schwingend, keine stabile Ruhelage, tastgeber liefert Rechteckimpulse für nachfolgende Schaltglieder (Steuerung o. Zählwerke) Koppelung rein kapazitiv*



Bistabile Kippstufe, symbolisch gezeichnet: nur der dynamische Eingang ist besonders dargestellt.



*Monostabile Kippstufe: Eigensch.: gemischte Kopplung. 1 stabiler Zustand mit 1 Impuls angereizt nach gewisser Zeit in die Ruhelage zurückkehrend. Verwendung: Totzeitüberbrückung, Impulskorrektur, Impulsverzögerung*



Symbol einer bistabilen Kippstufe mit dynamischem Eingang mit Wirkung bei Übergang von 0 nach 1.

Die Vorbereitungseingänge sind nicht herausgeführt sondern innerhalb des FF's angeschlossen.

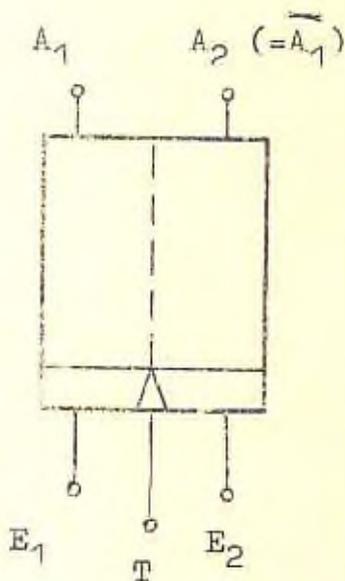
Das FF steuert sich selbst.

Nach Eintreffen eines positiven Impulses kippt es jeweils in die andere mögliche Lage. Beim nächsten Impuls kippt es in die Ausgangsstellung zurück usf.

Es kippt also zwischen den beiden möglichen Lagen bei jedem Impuls hin bzw. wieder zurück.

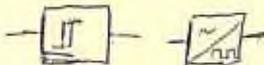
Es arbeitet als T-Flipflop. (T = Abk. von Takt)

Dieses wird später aus NAND-Gattern aufgebaut gezeigt.



Soll das FF jedoch von außen statisch vorbereitend angesteuert werden, müssen die beiden Vorbereitungseingänge  $E_1$  und  $E_2$  herausgeführt werden.

Schmitt-Trigger  
Schmitt-Trigger



verwandelt jedes anliegende beliebig geformte Signal in einen Rechteckimpuls (Schwellwertschalter)

### Wahrheitstabelle:

$E_1$	$E_2$	$Q_{n+1}$
0	0	nicht zulässig
L	0	L
0	L	0
L	L	nicht zulässig

Diese Wahrheitstabelle entspricht den neueren Festlegungen.

Damit die Schaltung auf Seite 10 entsprechend arbeitet, sind Vertauschungen an den Ausgängen und an den Vorbereitungseingängen innerhalb der Schaltung erforderlich.

## Aufbau Bistabiler Kippstufen in moderner Technologie

Wesentlich einfacher als das Zusammenschalten der Kippstufen aus einzelnen Bauelementen ist ihr Aufbau aus bereits kompletten Logischen Schaltungen.

Heute ist es jedoch möglich und üblich, ganze Schaltungseinheiten, also auch z.B. Bistabile Kippstufen, als monolitische integrierte Schaltkreise herzustellen. (monolitisch, lat., aus einem Block)

Dadurch ergibt sich eine sehr hohe Packungsdichte der Bauelemente auf einem gemeinsamen "Chip". (chip, engl., Splitter, Span)

Dieses Chip, das nun vollständige Schaltungen enthalten kann, wird heute meistens in ein TO-5-Gehäuse, jedoch mit einer größeren Anzahl von Anschlüssen, oder in ein Dual-in-Line-Gehäuse eingebaut.

Unter integrierter Technik versteht man den Zusammenbau vieler einzelner Bauelemente in einem gemeinsamen Gehäuse.

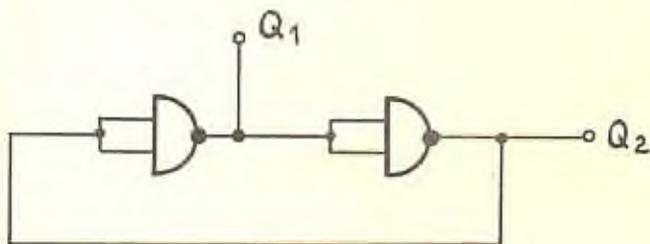
Ein solches Bauelement nennt man "IC" (engl., Integrated Circuit, ergänzter, zusammengesetzter Schaltkreis) oder auch auf deutsch "IS" (Integrierter Schaltkreis).

Auf die technologischen Verfahren wird hier nicht eingegangen.

Trotz des meistens monolitischen Aufbaus ist es zweckmäßig und üblich, Bistabile Kippstufen aus einzelnen Logischen Schaltungen aufgebaut zu zeichnen. Durch die symbolische Darstellung läßt sich ihre Arbeitsweise gut erkennen.

Die Funktion einer Bistabilen Kippstufe ist aus der dazugehörigen Wahrheitstabelle zu ersehen.

## Aufbau eines speichernden Elementes (FF) aus nicht speichernden (Logischen Schaltungen)



Grundsätzlicher Aufbau eines FF's aus zwei NAND-Gattern (rückgekoppelter Kreis mit zweifacher Negation)

Für diese Schaltung gilt:

$$Q_1 = Q_2 \quad \text{und}$$

$$Q_2 = Q_1$$

Es sind nur die beiden Zustände möglich:

$$Q_1 = 1 \quad Q_2 = 0 \quad \text{und}$$

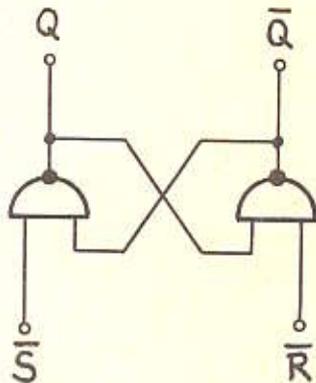
$$Q_1 = 0 \quad Q_2 = 1$$

Bei dieser Schaltung fehlen jedoch Steuereingänge.

Invers-RS-Flinfflon

(Bedeutung der Abkürzungen s. Seite 3)

aus NAND-Gattern aufgebaut

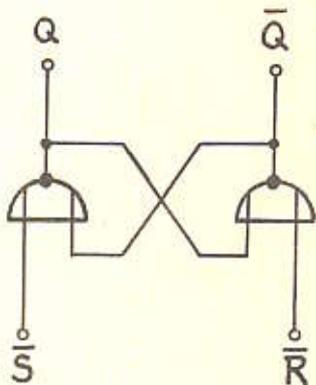
Wahrheitstabelle:

$R_n$	$S_n$	$Q_{n+1}$
0	0	verboten
0	L	0
L	0	L
L	L	{0, L} möglich

R und S sind die beiden (statischen) Steuereingänge des Invers-FF.  
(invers. lat., umgekehrt)

"Invers" soll andeuten, daß entsprechend der bei Bistabilen Kippstufen üblichen Festlegungen die logischen Eingangsgrößen negiert angenommen werden ( $\bar{S} \rightarrow Q$ ).

aus NOR-Gattern aufgebaut

Wahrheitstabelle:

$R_n$	$S_n$	$Q_{n+1}$
0	0	{0, L} möglich
0	L	0
L	0	L
L	L	verboten

Es gilt:

$$x \cdot 1 = x$$

$$x \cdot 0 = 0$$

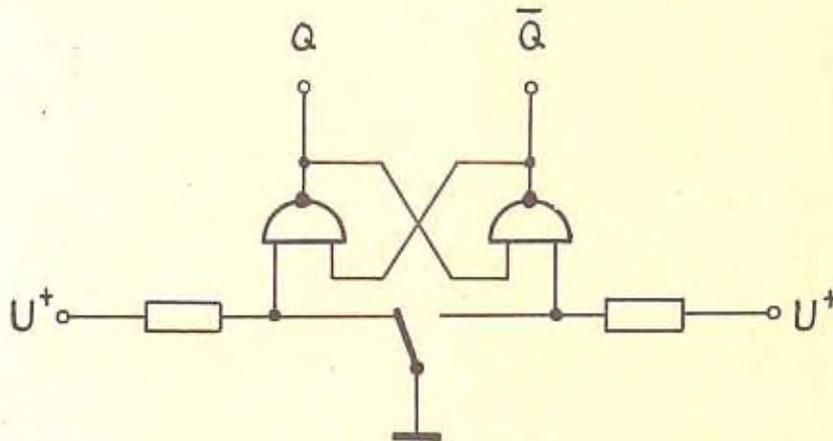
$$\overline{x \cdot 0} = \overline{0} = 1$$

Aus den beiden Wahrheitstabellen ist zu erkennen, daß gleiche Informationen an den Eingängen (also beide Signal 0 oder Signal L) vermieden werden müssen.

Beim Fehlen der Eingangssignale sind die Ausgangssignale nicht mehr einwandfrei.

Um das zu vermeiden, müssen beide Eingänge komplementäre Signale erhalten.

Dies kann man durch die folgende mechanisch arbeitende Anschaltung erreichen.



Beiden Eingängen wird Signal L ( $U^+$ ) hochohmig (z.B. über 1 kOhm) angeboten; zusätzlich legt der Umschalter an einen Eingang Signal 0 (0 Volt); es überwiegt jeweils das niederohmig angebotene Signal.

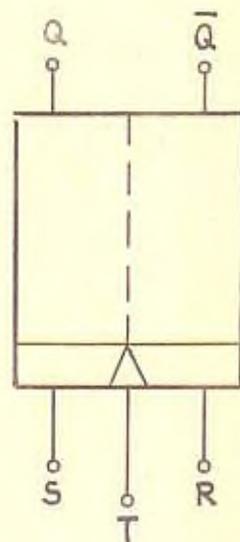
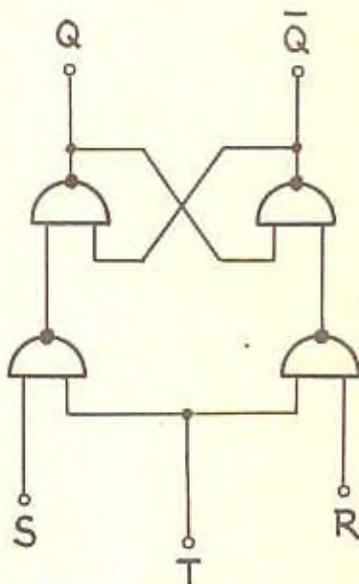
#### Getaktes RS-Flipflop (auch SR-FF)

Durch Vorschalten von zwei weiteren NAND-Gattern vor die Eingänge eines Invers-RS-Flipflop erhalten wir ein getaktes RS-Flipflop.

#### Schaltung

#### Symbol

#### Wahrheitstabelle



$S_n$	$R_n$	$Q_{n+1}$
0	0	$Q_n$
L	0	L
0	L	0
L	L	unbestimmt

Die Ausgangsbedingung für die Eingangsbedingung  $R = 1, S = 1$  ist unbestimmt.

D-Flipflop

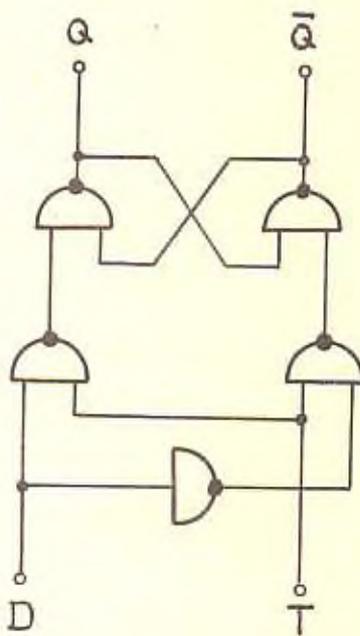
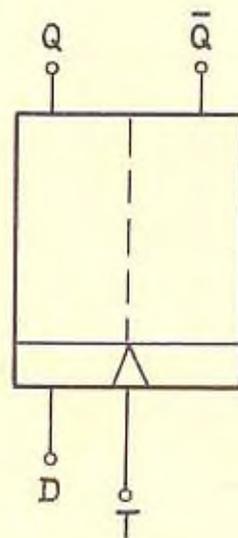
(D = Abk. von delay, engl., Verzögerung)

Durch das NICHT-Glied bekommen beide Eingänge komplementäre Signale. Dadurch wird verhindert, daß an den Eingängen gleiche Signale, z.B. an beiden Eingängen Signal 0 oder 1, anliegen kann.

Das am Eingang D anliegende Signal erscheint nach Eintreffen des Taktes am Ausgang Q.

Der eingespeicherte Zustand bleibt bis zum Eintreffen des nächsten Taktes auch bei Anliegen eines veränderten statischen Eingangssignals erhalten.

Das D-FF erfüllt Speicherfunktion: es wird auch Auffang-FF genannt.

SchaltungSymbolWahrheitstabelle

$D_n$	$Q_{n+1}$
0	0
1	1

DV-Flipflop

(V = Verbotseingang)

Das DV-Flipflop ist ein D-Flipflop mit einem zusätzlichen Verbotseingang V.

Das Verhalten eines D-FF ist vorhanden, wenn am V-Eingang Signal 1 anliegt.

Liegt am Verbotseingang V Signal 0, so bleibt das DV-FF immer in der vorherigen Lage.

Wahrheitstabelle:

$D_n$	$V_n$	$Q_{n+1}$
0	0	$Q_n$
1	0	$Q_n$
0	1	0
1	1	1

Auf die Wiedergabe einer Schaltung für ein DV-FF wird hier verzichtet.

Ein DV-FF kann einfach unter Verwendung eines JK-FFs aufgebaut werden (s. später unter JK-FF).

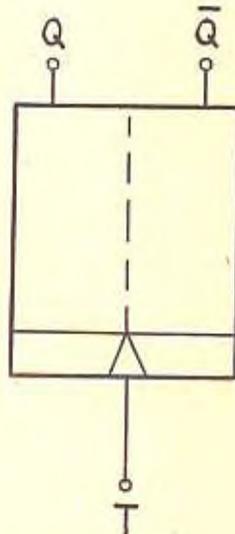
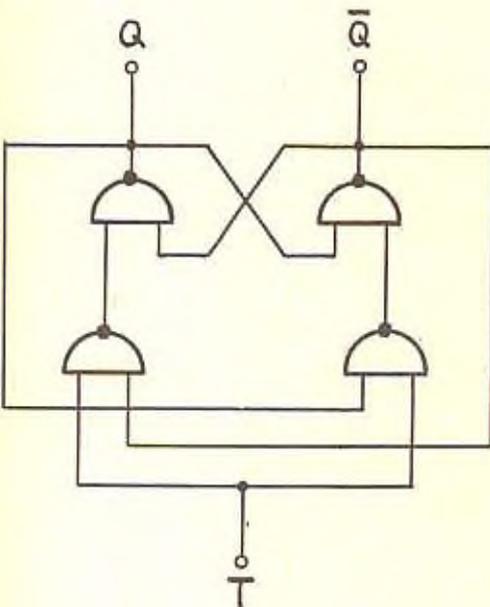
T-Flipflop

Eine weitere Variante der Bistabilen Kippstufen ist das T-Flipflop.

(T von trigger, engl., Auslöser)

Das T-FF entsteht aus einem RS-FF durch Aufschalten der Ausgänge auf die Eingänge.

Der Ausgang Q wird auf R, der Ausgang  $\bar{Q}$  auf S gelegt.

SchaltungSymbolWahrheitstabelle

$$Q_{n+1} = \bar{Q}_n$$

Bei jedem Takt springt das T-FF abwechselnd hin und her.

Anwendung: Frequenzteiler, Dualzähler.

T-Flipflops können ähnlich wie das DV-FF einen zusätzlichen Eingang enthalten, der den Takteingang durch ein entsprechendes statisches Signal sperrt oder freigibt.

JK-Flipflop

Die Buchstaben J und K sind willkürlich gewählt.

Das JK-FF ist ein Universalflipflop.

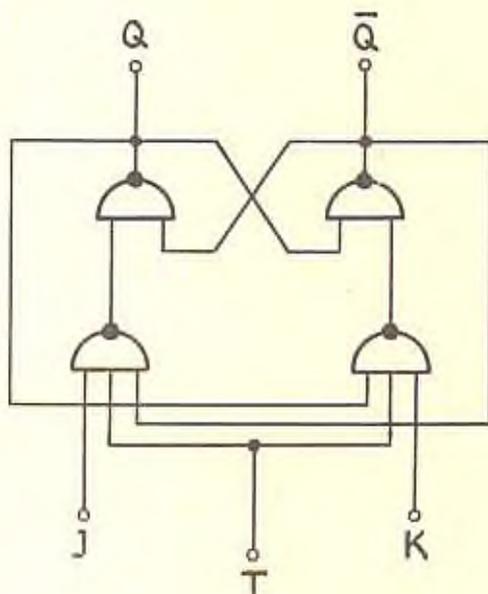
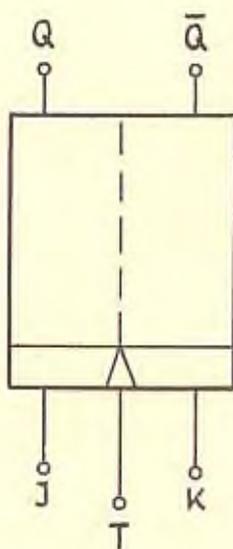
Gemäß der folgenden Wahrheitstabelle arbeitet es

als RS-FF bei inversen statischen Eingangsinformationen,

als D-FF, wenn die Eingänge J und K über ein NICHT-Gatter verbunden sind und das Eingangssignal auf J gegeben wird,

als einfaches T-FF, wenn J und K parallel an Signal L liegen,

als verriegelbares T-FF, wenn J und K parallel liegen und nach Bedarf an Signal 0 bzw. Signal L gelegt werden.

Schaltung:Symbol:Wahrheitstabelle:

$J_n$	$K_n$	$Q_{n+1}$
0	0	$Q^n$
0	L	0
L	0	L
L	L	$\overline{Q^n}$

Durch seine günstigen Ein- Ausgangsbedingungen läßt sich das JK-FF vielseitig verwenden.

Anwendung: Dualzähler, Speicher, Schieberegister.

### JK-Master-Slave-Flipflop

Das JK-MS-FF stellt jedoch noch eine weitere Verbesserung dar.

(master, engl., Herr, slave, engl., Sklave; jedoch wäre eine wörtliche Übersetzung hier falsch und irreführend)

Zwei JK-FF und ein Nicht Gatter sind zusammengeschaltet.

Die Eingangsinformation wird vom ersten JK-FF (Master) übernommen, wenn an T Signal L anliegt. Während dieser Zeit liegt am zweiten JK-FF am mittleren Eingang das Signal 0 (Eingangssignal an T durch NICHT-Gatter verneint). Der Slave ist elektrisch abgetrennt.

Beim Umschalten des Taktes von L auf 0 wird der Eingang des Masters abgetrennt. Der Slave bekommt über die Negation L und übernimmt jetzt die Information aus dem Master.

Wird T wieder = L, beginnt der Vorgang von neuem.

Wir arbeiten beim JK-MS-FF zweiflankengesteuert mit Zwischenspeicher.

Die Ausgänge Q und  $\bar{Q}$  ändern sich beim Umschalten des Slave, d.h. der Umschaltvorgang setzt an der negativen Flanke des Taktes ein.

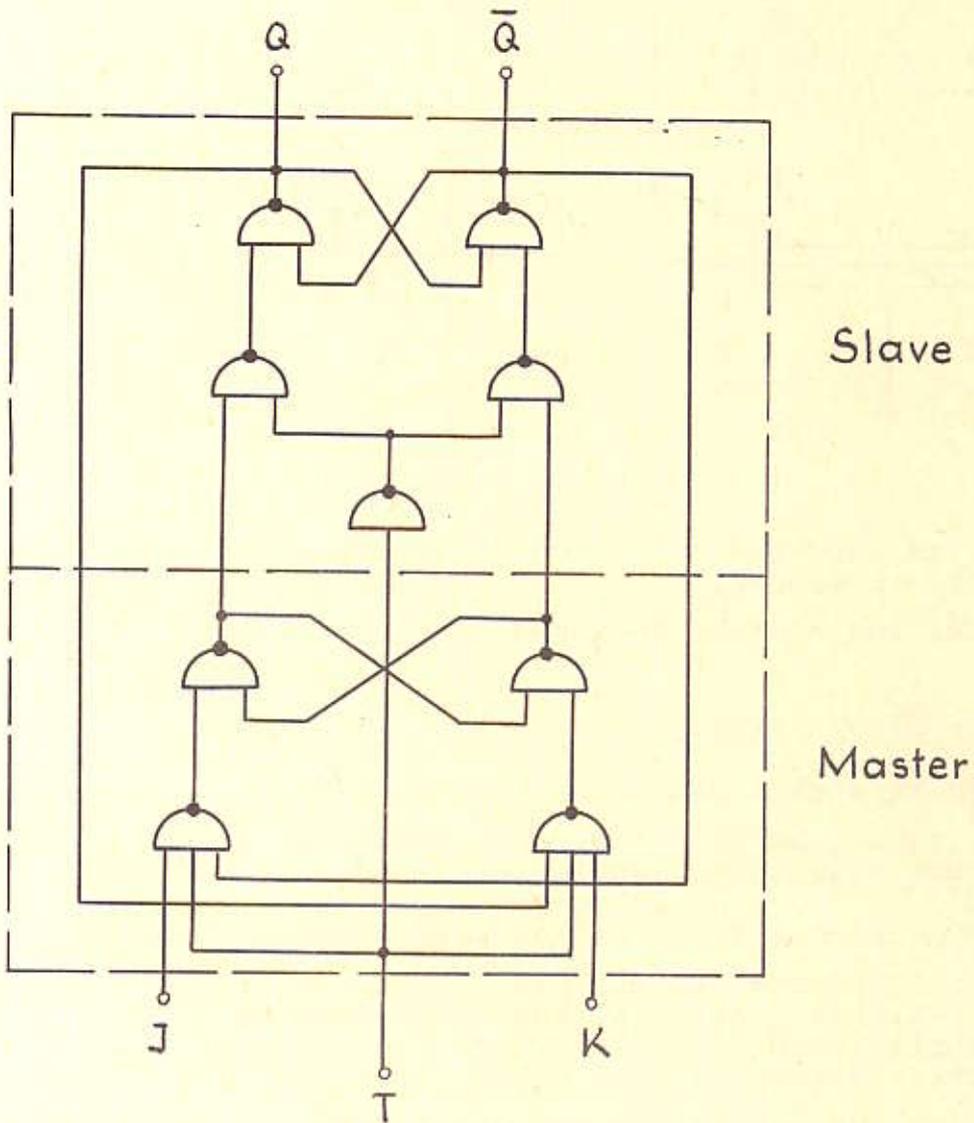
Dies ist im Symbol durch das ausgefüllte Dreieck am Takteingang angedeutet.

Der Slave ist also in Wirklichkeit der Hauptspeicher, der Master nur ein Zwischenspeicher.

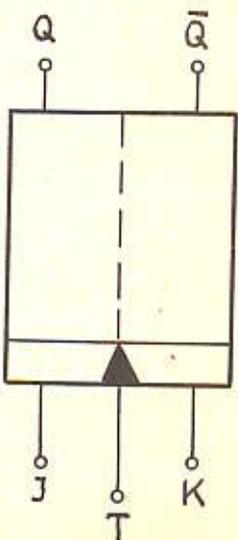
Ein besonderes Schaltsymbol für Master-Slave-Flipflops, das sich von den anderen FF-Symbolen unterscheidet, ist in den DIN 40 700 nicht vorgesehen.

JK-Master-Slave-Flipflop

Schaltung:



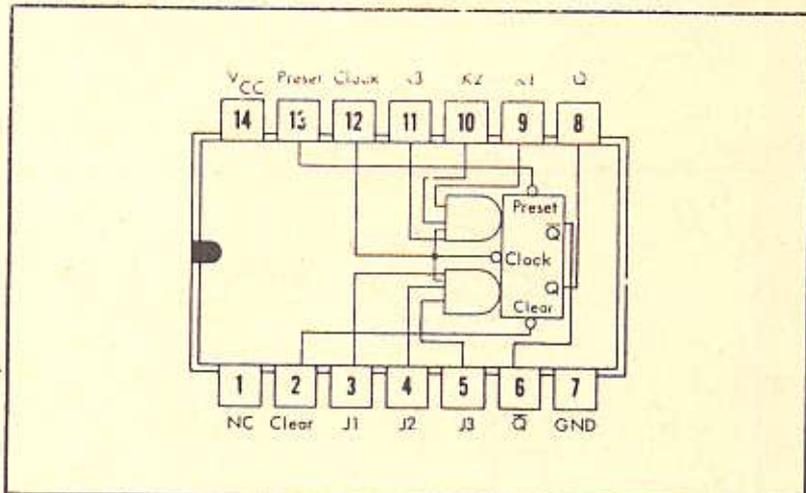
Symbol:



Wahrheitstabelle:

(wie beim einfachen JK-FF)

$J_n$	$K_n$	$Q_{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\bar{Q}^n$



positive logic: Low input to preset sets Q to logical 1  
 Low input to clear sets Q to logical 0  
 Preset and clear are independent of clock

- TTL - Ein- und Ausgänge
- Max. Taktfrequenz 15 MHz
- Min. Taktimpulsbreite 20 ns
- Typ. Durchlaufverzögerung 30 ns
- Typ. Leistungsaufnahme 40 mW

TRUTH TABLE		
J	K	Q
0	0	Q <sub>n</sub>
0	1	0
1	0	1
1	1	Q <sub>n</sub>

- NOTES: 1. J = J1 · J2 · J3  
 2. K = K1 · K2 · K3  
 3. t<sub>n</sub> = Bit time before clock pulse  
 4. t<sub>n+1</sub> = Bit time after clock pulse  
 5. NC = No internal connection

LAST- FAKTOREN	MESSPUNKT	ZUSTAND	EINGANG	AUSGANG
	J <sub>1</sub> /J <sub>2</sub> /J <sub>3</sub> /K <sub>1</sub> /K <sub>2</sub> /K <sub>3</sub>		1.0	
	Clock Input		2.0	
	Preset oder clear		2.0	
	Q over Q̄			10.0

SN 5472 N, SN 7472 N,  
 SN 8472 N

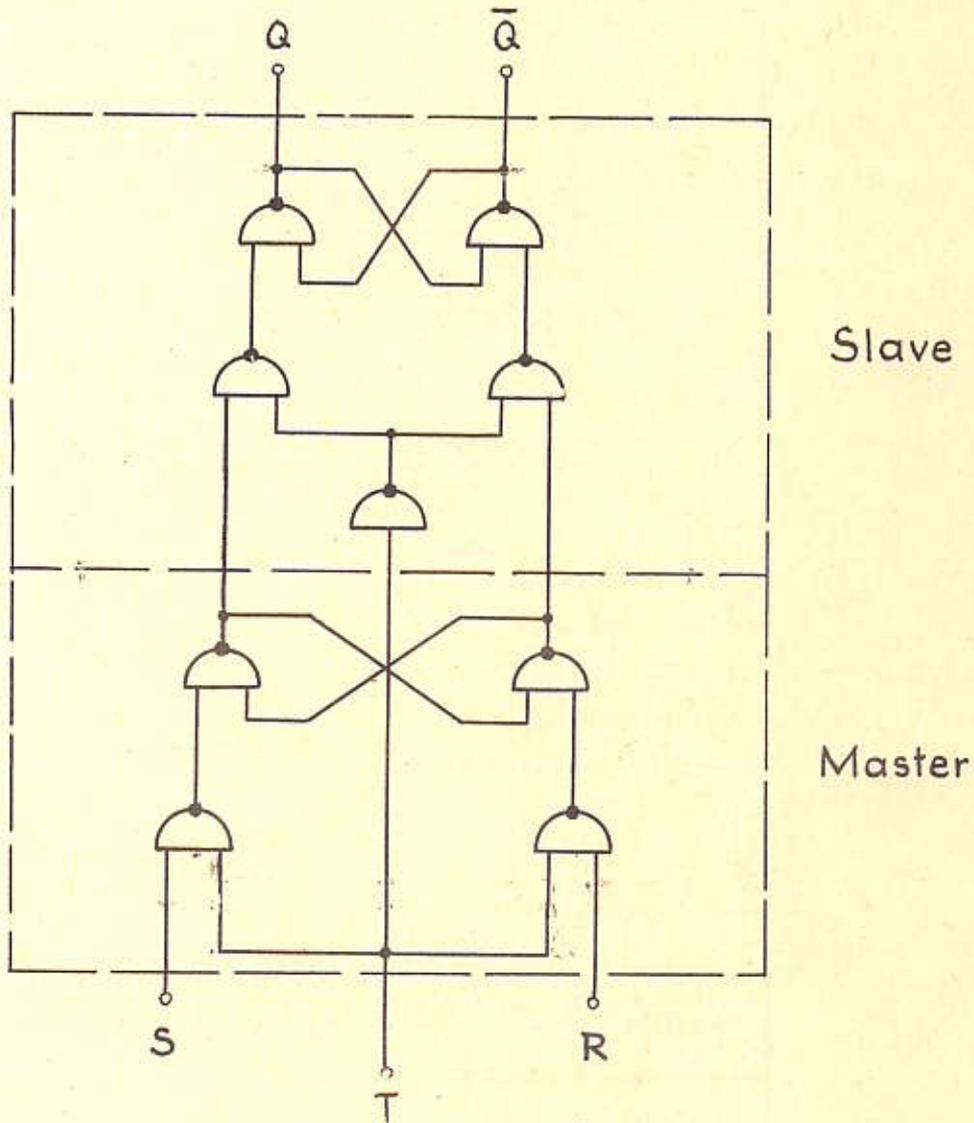
J-K-Master-Slave Flip-Flop

Dieses JK-MS-FF besitzt vor seinen Vorbereitungs-  
 eingängen je ein UND-Gatter mit drei Eingängen.  
 Diese sind mit J<sub>1</sub>, J<sub>2</sub>, J<sub>3</sub> und K<sub>1</sub>, K<sub>2</sub>, K<sub>3</sub> bezeichnet.

Zur Vervollständigung der gezeigten Schaltungen folgt ein RS-Master-Slave-Flipflop.

Es hat jedoch nicht die Bedeutung wie das JK-MS-FF.

Schaltung:



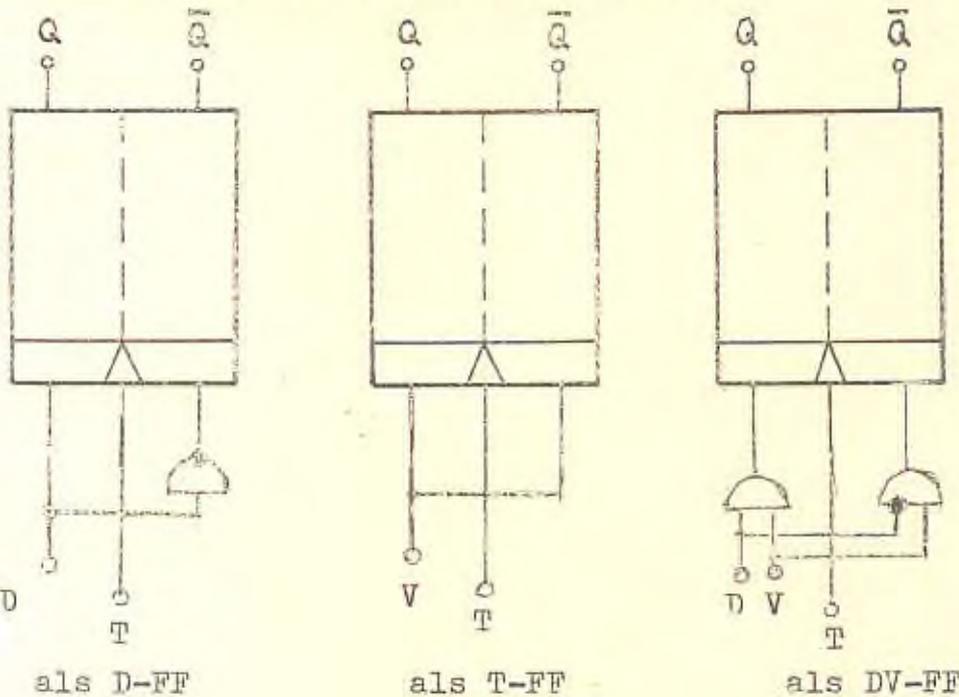
Kein eigenes Symbol

Wahrheitstabelle:

$S_n$	$R_n$	$Q_{n+1}$
0	0	$Q_n$
L	0	L
0	L	0
L	L	unbestimmt

Z.B.: Texas Instruments  
 SN 54L71N, SN 74L71N,  
 SN 84L71N

### Anwendungsbeispiele des JK-Flipflops



Durch entsprechende Beschaltung können JK-Flipflops die Funktionen anderer Bistabiler Kippstufen übernehmen.

### Zähler für $k = 2^n$ Impulse (Modulo-k-Zähler)

Um die Anzahl  $k$  Impulse zählen zu können, benötigen wir mindestens  $n$  FFs.

Es gilt die Bedingung  $2^n \geq k$

Dabei muß der Zähler  $2^n - k$  parasitärer Zustände überspringen.

Oft ist es erforderlich oder zweckmäßig, den Code eines Zählers oder Steuerwerkes vorzugeben.

Tritt eine nicht erlaubte Kombination auf, so springt er selbsttätig in einen erlaubten Zustand zurück.

Der Aufbau soll mit JK-Master-Slave-Flipflops erfolgen.

Die Berechnung kann mit Hilfe eines Folgezustands-Karnaugh-Diagramms oder einer Tabelle Seite 22 durchgeführt werden.

Auf Grund der jeweils vorgegebenen Ausgangskombinationen für  $Q_1, Q_2, Q_3$  usw. werden nach der Wahrheitstabelle die erforderlichen Eingangskombinationen für  $J$  und  $K$  für jedes FF festgelegt. Durch die Besonderheit der Funktion des JK-FF ergibt sich immer für einen der Werte für  $J$  und  $K$  eine beliebige Größe, also wahlweise Signal 0 oder Signal 1; dies kennzeichnen wir durch  $x$ . Dann werden für die Eingangsbedingungen die günstigsten Kombinationen gesucht. Unter Umständen können wir sie z.B. = 1 setzen oder müssen sie aus Ausgangsbedingungen  $Q$  bzw.  $\bar{Q}$  eines oder mehrerer FFs ggf. unter Verwendung geeigneter Logischer Verknüpfungen bilden. Beim JK-MS-FF auf Seite 19 sind vor beide Vorbereitungseingänge je ein UND-Gatter mit drei Eingängen geschaltet.

$Q_1$	$Q_2$	$Q_3$	$Q_4$	$J_1$	$K_1$	$J_2$	$K_2$	$J_3$	$K_3$	$J_4$	$K_4$

